

Docket No.: 63979-026

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Hideyuki TANAKA, et al.

Serial No.:

Group Art Unit:

Filed: June 30, 2003

Examiner:

For: NON-VOLATILE MEMORY

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENTS**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

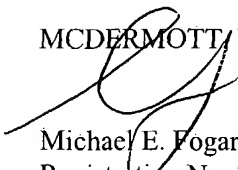
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

**Japanese Patent Application No. 2001-378311, filed December 12, 2001,
Japanese Patent Application No. 2002-208399, filed July 17, 2002**

cited in the Declaration of the present application. Certified copies are submitted herewith.

Respectfully submitted,

MCDERMOTT WILL & EMERY


Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:mcw
Facsimile: (202) 756-8087
Date: June 30, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

63979-026
TANAKA et al.
June 30, 2003.

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月17日

出 願 番 号

Application Number:

特願2002-208399

[ST.10/C]:

[JP2002-208399]

出 願 人

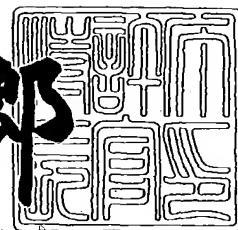
Applicant(s):

松下電器産業株式会社

2003年 3月 7日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3014164

【書類名】 特許願

【整理番号】 2030240051

【提出日】 平成14年 7月17日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 田中 英行

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 森本 廉

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 不揮発メモリ

【特許請求の範囲】

【請求項 1】 抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリセルにおけるメモリ物質との電氣的接触面積が a である電極 A と、メモリ物質との電氣的接触面積が a より小さい b である電極 B とを有し、メモリ物質に接続された 1 個の電極 A と n 個の電極 B を 1 個のメモリセルに包含し、 $n b < a$ なる関係を有しかつ、 n が概ね $10 \leq n \leq 10^3$ の範囲であることを特徴とする不揮発メモリ。

【請求項 2】 抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリ物質に電氣的接触をする電極とを有し、メモリ物質との電氣的接触面に平行に近接して一定距離だけ離れた電極の断面に電極を構成する導電性物質より熱伝導率が小さい物質を有することを特徴とする不揮発メモリ。

【請求項 3】 抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリ物質に電氣的接触をする電極とを有し、メモリ物質との電氣的接触面に平行に近接して一定距離だけ離れた電極の断面に中空構造を有することを特徴とする不揮発メモリ。

【発明の詳細な説明】

【0001】

【発明の属する利用分野】

本発明は記憶の保持に電源を要しない不揮発メモリに関する。

【0002】

【従来技術】

従来、不揮発メモリは例えば特表 2 0 0 1 - 5 0 2 8 4 8 号公報に記載されたものが知られている。以下に、図面を用いて従来技術を説明する。

【0003】

図 7 は従来の不揮発メモリの断面構造を示しており、基板 7 1、メモリ物質 7 4、電極 A 7 5、電極 B 7 3、電極 C 7 2 から構成されている。メモリ物質 7 4

はアモルファス状態と結晶状態を可逆的に相転移する相変化材料で、アモルファス状態は高抵抗、結晶状態は低抵抗という特徴を有する。電極A 75および、電極C 72に接続された電極B 73を用いて、基板71面上に配列されたあるアドレスのメモリ物質74に通電し、発生するジュール熱の作用により、メモリ物質74の結晶性を制御し、抵抗値を変化させる。書込みはメモリ物質74をアモルファス状態から結晶状態に変化させることにより行い、それに応じて抵抗値が高抵抗から低抵抗に変化する。消去はこの逆に結晶状態からアモルファス状態に変化させて行い、抵抗値が低抵抗から高抵抗に変化する。読み出しは、メモリ物質74の抵抗値を同電極で検出することにより行う。

【0004】

【発明が解決しようとする課題】

この不揮発メモリにおいては、書き込み及び消去動作時の消費電力の低減が要求されている。本発明は、書き込み及び消去動作時の消費電力の低減を目的とする。

【0005】

【課題を解決するための手段】

この課題を解決するために本発明は、メモリ物質に接触する電極の電気接点のサイズを小さくし、メモリ物質との電氣的接触面内での電流密度を上昇させるように構成したものである。これにより、少ない投入電力でメモリ作用に必要な電流密度が得られるため、書き込み消去の低電力化が達成される。

【0006】

具体的に、本発明の請求項1に記載の発明は、抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリセルにおけるメモリ物質との電氣的接触面積が a である電極Aと、メモリ物質との電氣的接触面積が a より小さい b である電極Bとを有し、メモリ物質に接続された1個の電極Aと n 個の電極Bを1個のメモリセルに包含し、 $nb < a$ なる関係を有しかつ、 n が概ね $10 \leq n \leq 10^3$ の範囲であることを特徴とする不揮発メモリとしたものであり、電極Bによるメモリ物質との電氣的接触面積 nb を、リソグラフィーで形成した電極Aによるメモリ物質との電氣的接触面積 a より微細化することにより

、電流密度が上昇し、書き込み・消去を少ない投入電力で実現するという作用を有する。

【0007】

請求項2に記載の発明は、抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリ物質に電氣的接触をする電極とを有し、メモリ物質との電氣的接触面に平行に近接して一定距離だけ離れた電極の断面に電極を構成する導電性物質より熱伝導率が小さい物質を有することを特徴とする不揮発メモリとしたものであり、電極を伝わって放熱する熱量が減少するという作用を有する。

【0008】

請求項3に記載の発明は、抵抗値の異なる状態間を可逆的に転移してメモリ作用を示す物質（メモリ物質）と、メモリ物質に電氣的接触をする電極とを有し、メモリ物質との電氣的接触面に平行に近接して一定距離だけ離れた電極の断面に中空構造を有することを特徴とする不揮発メモリとしたものであり、凝集物質（固体もしくは液体）の無い中空領域を設けることにより、電極周りの誘電率が低下し、電気信号の遅延が押えられるという作用を有する。

【0009】

【発明の実施の形態】

次に、本発明の具体例を説明する。

【0010】

（実施例1）

図1は本発明の一実施例の形態による不揮発メモリの断面構造を示し、基板11、電極C12、電極B13、メモリ物質14、電極A15から構成されている。

【0011】

以下、図1の不揮発メモリの作製方法を説明する。まず、基板11としてメンブレンフィルタを用意した。このフィルタは厚さ6 μ mのフィルムで、材質はポリカーボネートである。フィルム面に対してほぼ垂直に細孔が開いており、細孔の直径が100nm、細孔の数密度が 3×10^8 個/cm²である。メンブレンフ

イルタの細孔は、イオンもしくは中性子の高エネルギー粒子線をフィルム面に垂直に照射し、高エネルギー粒子がフィルム内部を通過することにより発生する欠陥を形成する工程と、欠陥を選択的にエッチングする工程を経て、作製されている。

【0012】

配線の設計ルールは $25\mu\text{m}$ とし、基板11の裏側に幅 $25\mu\text{m}$ のストライプ状のAuからなる電極C12を、メタルマスクを利用して 500nm スパッタ蒸着した。

【0013】

次に、形成した電極C12を陰極として、硫酸酸性のRhメッキ溶液を用いて、Rhを細孔内に電気メッキし、電極B13を形成した。以下、微細電極とも呼ぶ。なお、本実施例ではRhを電気メッキしたが、Pt、Pd、Ni、Co、Ru、Cu等をメッキしてもかまわない。

【0014】

メッキ終了後、基板11にメタルマスクを通じて、 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ からなるメモリ材料14を 200nm 、続いてAuからなる電極A15を 500nm スパッタ蒸着し、幅 $25\mu\text{m}$ のストライプ状の電極を得た。基板11の表の電極A15と裏の電極C12は直交するように、メタルマスクの設置方向は調整した。表と裏の電極が重なった領域が1つのメモリセルである。従って、メモリセルにおけるメモリ物質と電極A15の電氣的接触面積 a は $25\mu\text{m} \times 25\mu\text{m}$ 、メモリ物質と電極B13の電氣的接触面積 b は $\pi(0.1/2)^2\mu\text{m}^2$ 、メモリセルにおける電極B13の個数 n は約2000であるから、 $nb < a$ なる関係を有す。

【0015】

なお、メモリ物質は $\text{Ge}_2\text{Sb}_2\text{Te}_5$ を用いたが、当該組成比に限定するものではなく、例えば、 $\text{Ge}_1\text{Sb}_2\text{Te}_4$ でもかまわないし、当該材料に限定するものでもない。なお、電極A15および電極C12の材質はAuを用いたが、当該材料に限定するものではない。なお、Au蒸着前に、基板への密着性を高めるCrなどの金属を薄く基板に蒸着しておいてもかまわない。以上の製造工程により、不揮発メモリが完成した。

【0016】

メモリへの書き込み・読み出し・消去は、電極A15と電極C12の間に電気的パルスを加えて行った。書き込みは100 ns、1 μ A程度、消去は50 ns、2 μ A程度、いずれも2～3 Vで達成できた。読み出しは1 Vで行い、セット（ON）状態で10 nA程度、リセット（OFF）状態で1 nA程度で、抵抗値の変化量は1桁であり、検出するのに十分な大きさであった。比較のため、同様な幅25 μ mのAu電極の間に、同程度のサイズである直径25 μ mのRh円筒形電極とメモリ材料の $\text{Ge}_2\text{Sb}_2\text{Te}_5$ をはさみ、その動作電力を測ったところ、書き込み・消去に100 mA以上を要し、本発明により消費電力が著しく低下したことを確かめることができた。

【0017】

メモリセル内の微細電極の個数はある限定された範囲の値にあることが好ましい。まず、その最小値を、以下のように見積もった。

【0018】

本実施例で説明した不揮発メモリにおいて、配列した個々のメモリセル内に存在する微細電極数にばらつきが存在し、このばらつきは個々のメモリセルの電気特性のばらつきとなって現れる。微細電極数の平均値からのばらつきはポアソン分布に従う。微細電極が埋め込まれる細孔は飛来した個々のイオン（若しくは中性子）の軌跡により生じたものであり、イオンの飛来がランダムであるために、基板平面単位面積内の出現頻度がポアソン分布になっているからである。なお、平均値 λ が大きくなるとポアソン分布はガウス分布に漸近する特徴を有する。

【0019】

個々の細孔のサイズには、ばらつきは少なく、ほぼ同一形状をしたもので、その内部に埋め込まれた微細電極の抵抗値は、どれもほぼ同じ値を示すと仮定し、メモリ素子の抵抗値のばらつきを計算した。結果を図2に示す。Rを平均微細電極数 λ 個の場合の微細電極数 n 個での抵抗値、 R_c を最高頻度 n_c での抵抗値とし、縦軸はパーセントで表示したポアソン分布の累積分布関数 $F(n)$ の値、横軸は R_c で規格化した $R(n)$ の値である。 λ の値が大きくなるにつれて抵抗値のばらつきは小さくなる傾向が現れている。図2に記入してはいないが、 $\lambda = 1$ のばあい、 $R = \infty$

すなわち微細電極数 x が 0 になる頻度は微細電極数が 1 の場合とほぼ同数あり、作製したメモリセルのかなりの個数が動作しないという問題が生じるが、図 2 に示すように $\lambda = 5$ 程度にすれば、その様な動作しないメモリ素子は減少し、更に $\lambda = 10$ にすれば、抵抗値の最大頻度数より約 $1/1000$ 程度まで減少する。しかも、 $\lambda = 10$ では抵抗値分布も 1 桁程度のばらつきの中に 99% 程度は収まる。従って、1 つのメモリセルの抵抗値変化量を 1 桁と仮定し、メモリセルの 99% 程度がこの抵抗値変化の範囲に入る、すなわちメモリセルの 99% 程度が動作すると要求すると微細電極個数の最低値は概ね 10 個である。

【0020】

一方、メモリセル内の微細電極数の最大値は、次のように見積もった。まず、1 つのメモリセルに微細電気接点が 1 個のみの場合について、そのメモリ動作を説明した後、微細電気接点数が増えた場合を考察し、微細電気接点数を最大いくつまで増やせるかを見積もる。

【0021】

図 3 に、1 個の微細電気接点を有するメモリセルにおいてメモリ物質である相変化材料がアモルファス状態の場合、すなわち電流を流す前の状態が高抵抗状態のメモリセルの電流電圧特性を示す。メモリセルに流す電流値を 0 から増やしていくと測定点 2 2 まではオームの法則に従う変化を示す。抵抗値 R_1 は極大点 3 1 の電圧を V_{31} 、電流を I_{31} とし、 V_{31}/I_{31} である。さらに電流値を増すと、負性抵抗を示して極小点 3 2 に到達し、それ以上の電流値では再びオームの法則に従い、この状態での抵抗値 R_2 は極小点 3 2 の電圧を V_{32} 、電流を I_{32} とし、 V_{32}/I_{32} である。 $R_1 > R_2$ であり、 R_1 と R_2 の比は主に相変化材料の抵抗値変化に拠っている。相変化材料である $Ge_2Sb_2Te_5$ の抵抗値はアモルファス状態と結晶状態で 4 桁ほど変化する。他の相変化材料でもこの程度である。したがって、 R_1 と R_2 の比は最大 4 桁を期待できる。ただし、抵抗値変化しない微細電極の抵抗成分などが R_1 および R_2 に含まれており、実際に R_1 と R_2 の比を 4 桁にするにはメモリ材料や電極の材質・厚さ等を十分に最適化する必要がある。

【0022】

次に、このような特性を示す微細電気接点が1つのメモリセルに複数個あった場合について、メモリセルの動作説明をする。1例としてメモリセルは3個とする。個々の微細電気接点は僅かながら特性にばらつきを有し、図4のように、其々の特性は曲線4 1、曲線4 2、曲線4 3に分かれている。1つのメモリセルでは、これらの特性を有する素子が並列に接続されているので、1つのメモリセルの特性は曲線4 4となるであろう。まず、曲線4 1 - 4 3の初期のオーム性電流領域では、3個の単純な抵抗器の並列接続であるから、合成抵抗である曲線4 4もオーム性で、曲線4 1 - 4 3より抵抗値の低い曲線となる。さらに電流値を増やしていくと電圧値も上昇し、曲線4 1 - 4 3其々における極大点（図の極大点3 1に相当）で最も低い電圧に到達し、曲線4 3の特性をもつ微細接点の抵抗値が減少に転ずる。微細電気接点が並列に接続され、印加電圧は微細電気接点3個とも同じであるため、曲線4 1 - 4 2の特性を有する微細接点は、この極大点を過ぎても、まだ抵抗値は変化しない。従って、曲線4 3の特性を有する微細接点の抵抗値減少により、曲線4 4で示す電流値はそのほとんどが曲線4 3の特性を有する微細接点に流れることとなり、このような状態では曲線4 4は曲線4 3にほぼ一致する。更に電流値を増やしていても抵抗値が低いために電圧はそれほど増大せず、曲線4 1 - 4 2の極大点の電圧に到達することはない。そのため、曲線4 1 - 4 2の特性を有する微細接点が低抵抗になることはない。まとめると、曲線4 4は、複数の微細接点の影響により初期抵抗値が1個の微細接点のものより低く、低抵抗化後の抵抗値は微細接点が1個の場合と同等で、その結果、抵抗値変化量が少なくなる特徴を有する。初期抵抗値の減少量は、ばらつきはあるものの微細接点数 n 個のほぼ同様な抵抗値の並列接続とみなし、 $1/n$ になってしまふと見積もることができる。一個の微細接点を有し、4桁の抵抗値変化が得られるメモリセルでは、その接点数を3桁まで増やすと抵抗値変化が1桁程度になる。すなわち、抵抗値変化を最低1桁得るためには、接点数は最高1000程度である。なお、このような多数の接点数では、メモリセルごとの接点数のばらつきはたいへん小さく、無視して差し支えない。

【0023】

本実施例では直径100 nmの微細電極を平均2000個、1つのメモリセル

に作製し、抵抗値変化量1桁を得た。接点数の最低値は10程度、最高値は1000程度までとする上記議論において、その有効桁数を考慮すると2000個は1000個程度であり、1桁の抵抗値変化が得られたものと推察する。また、上記議論により微細電極数を100個のオーダーまで減らせれば抵抗値変化量2桁が期待できる。そこで、電極C12の幅を25 μ mから5 μ mに変更し、メモリセルの面積を1/5にすることにより、微細電極数を2000から400にまで減少させ、メモリのON-OFFに伴う抵抗値変化量を測定したところ、2桁が得られた。この結果は接点数の許容範囲に関する議論が正しいことを支持している。

【0024】

(実施例2)

図5は本発明の一実施例の形態による不揮発メモリの断面構造を示し、基板51、電極C52、電極B53、メモリ物質54、電極A55、電極D56から構成されている。メモリ物質54と電極D56の電氣的接触面に平行に近接した、電極D56の厚さより更に離れた位置での断面では、複数個の電極B53が基板51の絶縁性材料で囲まれている。絶縁性材料は電極を構成する導電性物質より熱伝導率の小さい物質である。

【0025】

作製方法は実施例1と同様に、孔の開いた基板51片面に電極C52を形成した後、メッキ法で電極B53を埋めこんだ。続いて、基板51のもう片面にマスクを用いて、実施例1ではなかった電極D56を加えて、メモリ物質54と電極A55をスパッタ蒸着し、完成した。

【0026】

メモリへの書き込み・読み出し・消去は、電極A55と電極C52の間に電氣的パルスを加えて行った。比較のため、従来の構造でのメモリセルを作製し、その動作電力を測った結果、本発明により消費電力が著しく低下したことを確かめることができた。

【0027】

従来の構造ではメモリ物質と電極Bの接触界面で発生する熱が、熱伝導率の高

い金属電極から逃げ、メモリ物質の温度を上昇させるのに大きな電力を要した。
本発明の構造では、電極 B 5 3 で電氣的接続を保ちながら、電極 D 5 6 と電極 C 5 2 の間に熱伝導率の低い絶縁体（基板 5 1 の材料）を挿入したことにより、放熱効果が低下し、少ない電力でメモリ物質の温度を上昇させたと考えられる。

【 0 0 2 8 】

なお、図 6 に示す構造でも消費電力は著しく低下した。本構造は、基板 6 1、電極 C 6 2、電極 B 6 3、メモリ物質 6 4、電極 A 6 5、電極 D 6 6、絶縁体 6 7、中空領域 6 8 より構成されている。電極 D 6 6 と電極 C 6 2 の間の熱伝導が低い領域として、凝集物質（固体もしくは液体）の無い中空領域 6 8 を設けたのが特徴である。加えて、電極周りの誘電率が低下し、電気信号の遅延も低下した。

【 0 0 2 9 】

【発明の効果】

以上のように本発明によれば、メモリ物質との電氣的接触面内での電流密度を上昇させることに成功し、少ない投入電力でメモリ作用に必要な電流密度が得られ、書き込み消去の低電力化が達成されるという有利な効果が得られる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態による不揮発メモリの断面図

【図 2】

本発明の一実施の形態によるメモリセルの抵抗値のばらつきを計算した結果を示す図

【図 3】

1 個の微細電気接点を有するメモリセルにおいて、電流を流す前のメモリ物質がアモルファス状態の電流電圧特性の説明図

【図 4】

3 個の微細電気接点を有するメモリセルの電流電圧特性の説明図

【図 5】

本発明の一実施の形態による不揮発メモリの断面図

【図 6】

本発明の一実施の形態による不揮発メモリの断面図

【図 7】

従来の不揮発メモリの断面図

【符号の説明】

- 1 1 基板
- 1 2 電極 C
- 1 3 電極 B
- 1 4 メモリ物質
- 1 5 電極 A

- 3 1 極大点
- 3 2 極小点

- 4 1 曲線
- 4 2 曲線
- 4 3 曲線
- 4 4 曲線

- 5 1 基板
- 5 2 電極 C
- 5 3 電極 B
- 5 4 メモリ物質
- 5 5 電極 A
- 5 6 電極 D

- 6 1 基板
- 6 2 電極 C
- 6 3 電極 B

64 メモリ物質

65 電極A

66 電極D

67 絶縁体

68 中空領域

71 基板

72 電極C

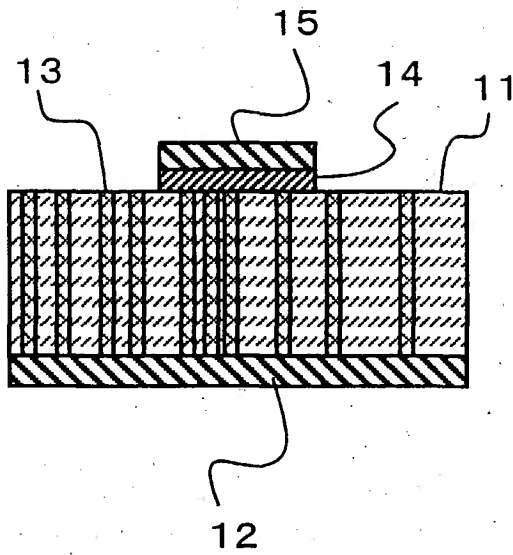
73 電極B

74 メモリ物質

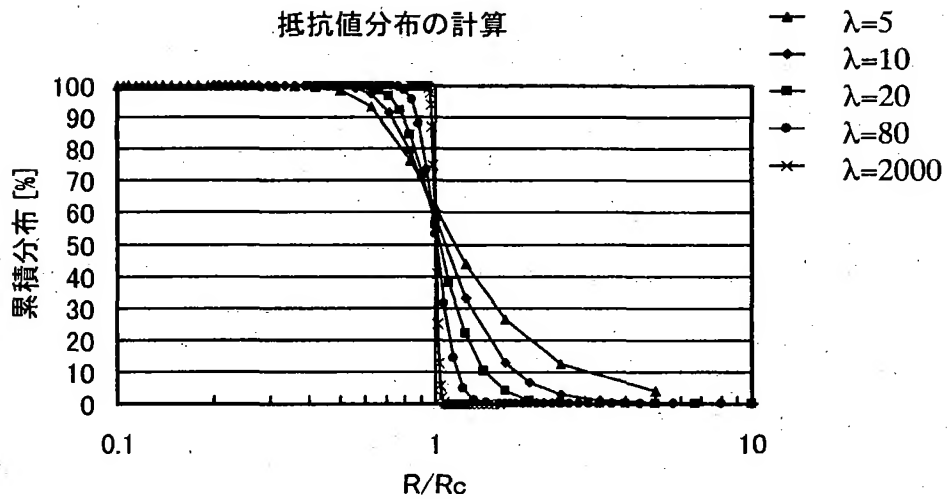
75 電極A

【書類名】 図面

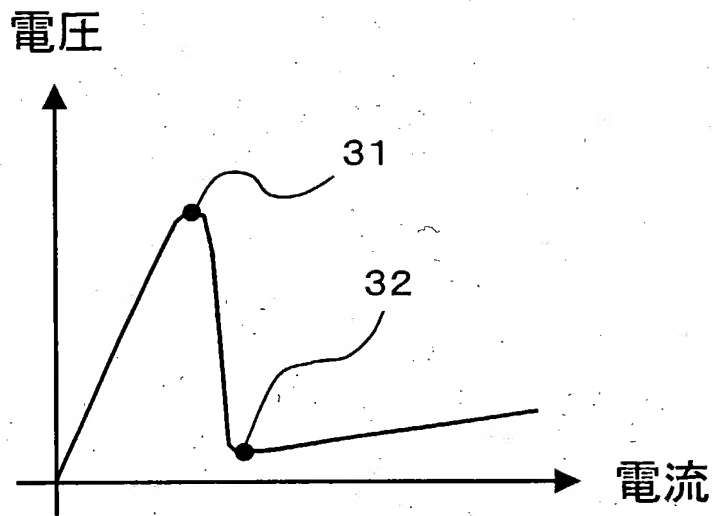
【図1】



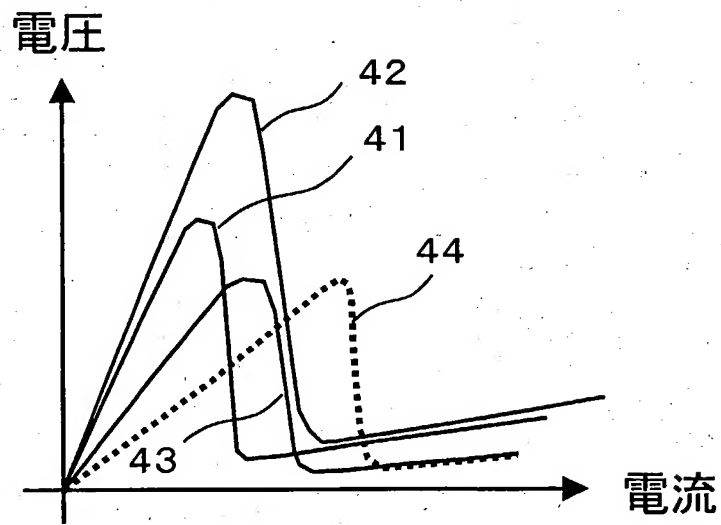
【図2】



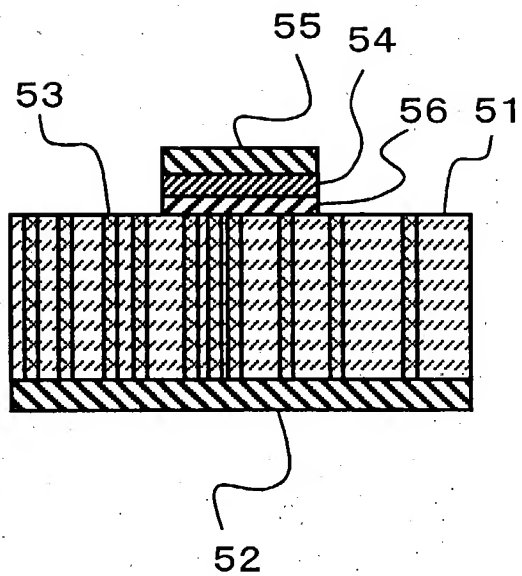
【図3】



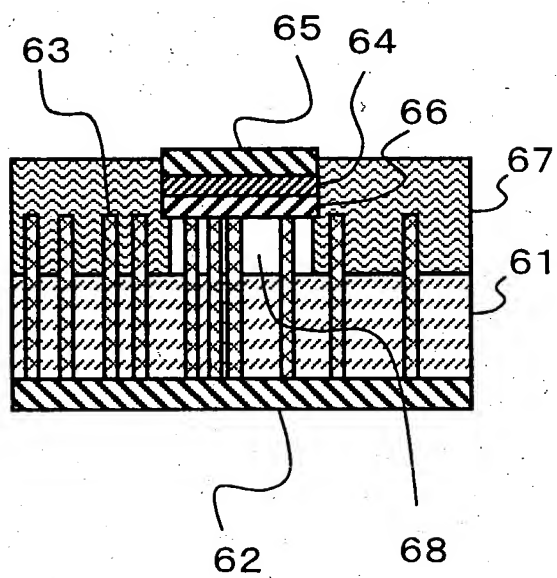
【図4】



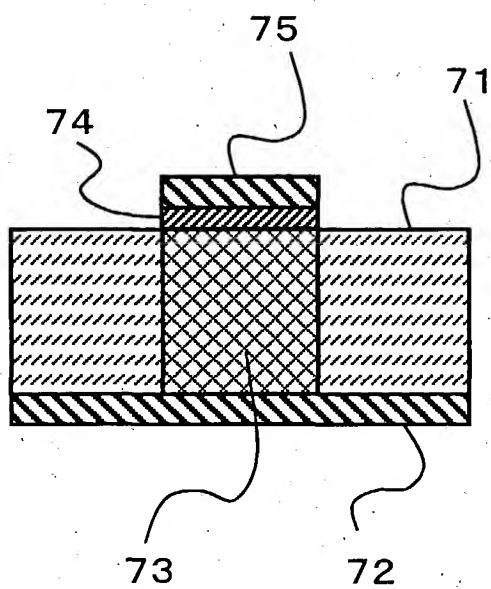
【図 5】



【図 6】



【図7】



【書類名】 要約書

【要約】

【課題】 各種電気機器に使用される不揮発メモリにおいて、その書き込み・消去動作における消費電力を低減することを目的とする。

【解決手段】 電極 A 1 5 と電極 C 1 2 の 2 端子間に電気信号を与えて動作させる 1 つのメモリセル内部に、電極 B 1 3 を概ね $10 \sim 10^3$ 個形成し、相変化材料からなるメモリ物質 1 4 に接触する複数の電気接点を設ける。メモリ物質 1 4 との電氣的接触面内での電流密度が上昇し、少ない投入電力でメモリ作用に必要な電流密度が得られるため、書き込み・消去の低電力化が達成される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社